PATENT ABSTRACTS OF JAPAN

(11)Publication number: 09-139819 (43)Date of publication of application: 27.05.1997

61/1 NFOH

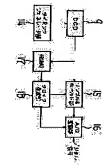
| (21)Application number: 07-296439 (22)Date of filing: 15.11.1995 | ei jim. vi. |
|---|-------------|
| (71)Applicant : RICOH CO LTD (72)Inventor : TAKIGUCHI AKIRA | H04N 1/40 |

(54) IMAGE READER

57)Abstract

PROBLEM TO BE SOLVED: To properly conduct signal processing in a sample-and-hold section and an A/D converter section with respect to an output signal outputted from an image sensor even when the image sensor is driven at a high speed.

SOLUTION: The device uses a detection section 17 to detect a timing of an output signal of an image sensor 9 to generate a signal processing clock signal such as a proper sample-and-hold clock signal and a sampling clock signal for A/D conversion synchronously with an output signal of the image sensor 9 and even when the image sensor 9 is driven at a high speed, the signal processing in the sample-and-hold section 15 and the A/D converter section 16 with respect to the output signal outputted from the image sensor 9 is conducted properly.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (JP)

m公開特許公報 (A)

特開平9-139819 (43) 公開日 平成3年(1997) 5月27日

| | HOAN | G03G | H 0 4 N | (\$1) Int. Cl. |
|------|-------|-------|--------------|----------------|
| 7,18 | - /20 | 11/11 | <u>:</u> | |
| | | | | 識別記号 |
| | | | | 庁内整理番号 |
| 410 | 40 2 | G03G | H 0 4 N | FΙ |
| 1/10 | - / - | 21/00 | [/0 1 | |
| | | 372 | 103 | |
| 4 | 3 | | 2 | |
| | | | | 技術表示箇所 |

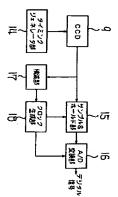
| | (22) 壬國田 | (11) 出願番号 | |
|---|----------|--------------------|-----------------|
| | 平成7年 | 特願平7-296439 | 審査請求 未請求 請求項の数4 |
| (71) 堯明者 | | (71) 出願人 | 10 |
| (1))発明者 滝口 昭 東京都太田区中馬込1丁目3番4号 社リコー内 (14)代理人 弁理士 柏木 明 (外1名) | 株式会社リコー | (71) 出頭人 000006747 | (全5頁) |
| 株式会 | | | |

(54) 【発明の名称】画像読取装置

(57) 【販売

ールド部やA/D変換部での信号処理を的確に行えるよ ジャンサから出力される出力信号に対するサンプル&ホ 【課題】 イメージセンサが高速駆動されても、イメー

ルド部 1 5 や A / D 変換部 1 6 での信号処理は的確に行 信号処理用クロックを生成できるようにした。これによ ンサ 9 から出力される出力信号に対するサンプル&ホー り、イメージセンサリが高速駆動されても、イメージセ ロックやA/D変換用のサンプリングクロックといった 9の出力信号に同期した適正なサンプル&ホールド用ク **力信号のタイミングを検波することで、イメージセンカ** 【解决手段】 **被波郎 17 によりイメージャンサ 9のH**



(11) 特許出願公開番号

【特許請求の範囲】

変換する 4 メージセンサと、この 4 メージセンサ 4 らの 出力信号をサンプリングしてホールドするサンプル&ホ 波部を備えたことを特徴とする画像読取装置。 記イメージセンサの出力信号のタイミングを接波する接 するA/D変換部とを備えた画像読取装置において、前 ングされホールドされた出力信号をデジタル信号に変換 ージド母と、このサンアルタホージド母によりサンアリ 【額求項1】 原稿からの反射光を受光して電気信号に

力するクロック生成部を備えたことを特徴とする請求項 を生成してサンプル&ホールド部及びA/D変換部に出 の出力信号のタイミングに同期した信号処理用クロック 1 記載の画像読取接置。 【鯖汖頃2】 | 検波部により検波されてイメージャンサ

特徴とする請求項 1 記載の画像読取装置。 &ホールド部に出力するクロック生成部を備えたことを 用クロックなる信号処理用クロックを生成してサンプル の出力信号のタイミングに同期したサンプル&ホールド 【欝水頃3】 | 検波部により検波されて人メージセンセ

とを特徴とする請求項2又は3記載の画像説取装置。 【請求項4】 クロック生成部は、PLL回路を含むこ

【発明の詳細な説明】

信号として取り出す画像読取装置に関する。 像情報をイメージセンサにより光学的に読み取って電気 ル複写機、デジタルファクシミリ等の機器において、値 【発明の属する技術分野】本発明は、スキャナ、デジタ [0002]

換され出力される。 はCCD9により受光されてアナログ的な電気信号に変 られている。このような構成により、原稿からの反射光 えば、ライン状のCCD(臨荷結合デバイス) 9 が扱け 光路上には、結像ワンメ8枚介したイメージカンカ、例 第2走行体7が扱けられている。また、第3ミラー6の 第1走行体4と同一方向に1/2の速度で往復移動する が扱けられ、さらに、第2,3ミラー5,6を搭載して 下面を副走査方向にスキャニング移動する第1走行体 4 **湯2と第1ミラー 3とを搭載してコンタクトガラス 1の** ず)がセットされるコンタクトガラス1の下部には、光 る画像読取装置の一般的な構成を示す。原稿(図示せ 【従来の技術】図7に例えばデジタル複写機に搭載され

ロック、シフトパルス及びリセットパルスに従い、原稿 生成されるクロック等により制御される。まず、CCD からの反射光(光情報)に忠実なアナログ的な電気暦号 9はタイミングジェネレータ部13で生成される転送ク の動作タイミングは、タイミングジェネレータ部13で ことにより構成されている。各部9,10,11,12 ゼロクランプ部11、A/D変換部12を順に接続する 般に、図8に示すように、サンブル&ホールド部10、 【0003】ここに、CCD9以降の信号処理系は、--5

> 10からの出力信号は、ゼロクランプ部11にてDC成 の間にサングコングし、サングス&ホースド用クロック 示すようなサンプル&ホールド用クロックにより倒御さ ここに、サンプル&ホールド部 1 0 の動作はタイミング にて図9 (c)に示すような低間波信号に変換される。 換部12にてデジタル信号に変換される。 3で生成されたサンプリングクロックに合わせA/D変 分のレベルを調整した後、タイミングジェネレータ部 1 がHフくどの聞いホールドする。 サンプル & ホールド部 れる。即ち、サンプル&ホールド用クロックがロフベル ジェネレータ部 1 3 で生成され出力される図 9 (b) に CCD9からの出力信号は、サンプル&ホールド部10 を出力する(図9(a)に示す波形参照)。 このような

[0004]

の選延時間のパラッキがCCDの出力信号の出力期間内 号を的確にサンプリングできなくなることがある、等の ングクロックの生成が難しくなり、CCDからの出力間 が超へなる、タイミングジェネレータ母13において機 不都合を生ずる。 サンブル&ホールド用クロックやA/D変換用サンプリ り、1周期に対するパラツキが大きくなる。この結果、 **で大きなウエイトを占めることになる、等の要因によ** つかのゲートを介することにより生成される各クロック 高速駆動させた場合、CCDからの出力信号の出力期間 高速で駆動されるCCDが開発されているが、CCDを 【発明が解決しようとする課題】ところが、最近では、

処理を的確に行える画像読取装置を提供することを目的 に対するサンプル&ホールド部やA/D変換部での信号 でする。 駆動されても、イメージセンサから出力される出力信号 【0005】そこた、本発明は、イメージセンヤが応送

ジセンサの出力信号のタイミングを検波する検波部を備 D変換部とを備えた画像読取装置において、前記イメー ホールドされた出力信号をデジタル信号に変換するA/ サンプリングしてホールドするサンプル&ホールド部 メージャンサイ、いのイメージャンサなのの出力信号を は、原稿からの反射光を受光して電気信号に変換するイ えている。 【課題を解決するための手段】 請求項 1 記載の発明で このサンプラ&ホールド母によりサンプラングされ

5

の出力信号に同期した適正なサンプル&ホールド用クロ の信号処理を的確に行える。 ックやA/D変換用のサンプリングクロックといった信 力信号のタイミングが検波されるので、イメージセンサ 力信号に対するサンフル&ホールド部やA/D 変換部で ダ尾張殷敷さたたも、イメージセンサダの出力される出 **号処理用クロックの生成が回能となり、イメージセンサ** 【0007】従って、被波却によりイメージセンカの出

【0008】 請求項2記載の発明では、請求項1記載の

3

特開平9-139819

特開平9-139819

処理用クロックを生成してサンプル&ホールド部及びA 発明の画像説取装置に加えて、検波部により検波されて イメージセンサの出力間号のタイミングに同期した信号 /D変換部に出力するクロック生成部を備えている。

ロック生成部からサンプル&ホールド部やA/D変換部 適正なサンプル&ホールド用クロックやA/D変換用の も、イメージセンサから出力される出力信号に同期した に与えられるので、暦号処理を的確に行える。 サンプリングクロックといった信号処理用クロックがク 【0009】 浜しハ、 ムメージカンサが底斑彫動がれて

発明の画像説取装置に加えて、検波部により検波されて 成してサンプル&ホールド部に出力するクロック生成部 **ブル&ホールド用クロックなる信号処理用クロックを生 イメージャンサの出力信辱のタイ ミングに同期したサン** 【0010】額求項3記殿の発明では、額求項1記帳の

換部での信号処理は、後段の画像処理系等、システム全 ロックがクロック生成部からサンプル&ホールド部に与 体に同期させることができる。 とができる一方、A/D変換用クロックによるA/D変 えられるので、サンブル&ホールド処理を均確に行るこ **適正なサンプル&ボールド用クロックなる信号処理用ク** も、人メージカンサウの出力される出力簡単に同期した 【0011】従って、イメージセンサが高速駆動されて

号処理用クロックとの同期をPLL回路により正確にと からの出力信号とサンプル&ホールド用クロック等の信 回路を含んで構成されている。従って、イメージセンサ 記載の画像競取装置において、クロック生成部がPLI 【0012】請求頃4記載の発明では、請求項2又は3

成はそのまま用いるものとする。 タル複写機の画像読取装置に適用されており、図7の構 は、その疾患の一形態として、図7に示したようなデジ ないし図4に基づいて説明する。本発明の画像説取装置 【発明の実施の形態】本発明の実施の第一の形態を図

部15及UA/D変換部16に接続されている。 部17にはクロック生成部18が接続されている。この ス)の代表例であるライン状のCCD9には、転送クロ クロック生成部18の出力側は前記サンプル&ホールド と分岐する形で検波部17が接続されている。この検波 CCD9の出力側には前記サンプル&ホールド部 1 5 億 記CCD9の出力側にはサンプル&ホールド部15とA ミングジェネレータ部14が接続されている。一方、前 ック、シフトバルス及びリセットバルスを付与するタイ 【0014】まず、イメージカンサ(固体臓袋デバイ /D変換部16とが順に接続されている。さらに、前部

的には、前記CCD9からの出力信号は、図2に示すよ らの出力信号のタイミングを検波する機能を持つ。具体 【0015】 ここに、前記検波部17は前記CCD9か

> に設定された比較器19により検波部17が構成されて シト偽圧とじたシト・ノイズ何との間の信に、が堪染信 号)とリセット・ノイズを持つ波形を示すので、オフセ **うに、オフセット電圧を基準として出力信号値(電気**度

換用のサンプリングクロックを生成してA/D変換部 対して1同期クロック分遅延させて同期させたA/D変 に出力するとともに、被波部17からの回期クロックに ールド用クロックを生成してサンプル&ホールド部15 させて周期させた図4 (c)に示すようなサンプル&ホ 検波部17からの同期クロックに対して時間dだけ遅延 **ィワイライン構成のもので、図4(b)に示したよろな** うなCCD9の出力波形に対して、図4(b)に示すよ らの出力信号 (同期クロック) は、図4(a)に示すよ 【0017】また、前記クロック生成部18は例えばデ うにCCD9の出力簡号に同期したパルス波形となる。 【0016】これにより、検波部17 (比較器19) p

&ホールド部 1 5 及びA/D変換部 1 6はCCD 9 から A/D変換部16をサンプリングさせるので、サンプル また、検波部17で検波された同期クロックを利用して 成のクロック生成部18で遅延させるだけで的確なサン CCD 9の出力信号を検波部17において遅延のばらっ 4 (d), (e)に示すような出力を生ずる。ここに、 の出力信号のタイミングに同期して信号処理を行い、図 た低周波出力のデジタル化も適正に行える。 &ホールド部15によりサンプリングされホールドされ 力信号値部分を的確にサンプリングすることができる。 ド部15に付与できるので、CCD9の出力信号中の出 **プル&ホールド用クロックを生成してサンプル&ホール** きの少ない手法で行っており、これをディレイライン構 【0018】よって、本実施の形態によれば、サンプル

されている。即ち、本実施の形態では、クロック生成部 る構成とされている。 部15用のサンプル&ホールド用クロックのみを生成す ックはタイミングジェネレータ部14が生成する構成と みに接続され、A/D変換部16用のサンプリングクロ は、クロック生成部18がサンプル&ホールド部15の 同一部分は同一符号を用いて示し、その説明も省略する 5 に基力いて説明する。図 1 ないし図4 で示した部分と 18は、信号処理用クロックとしてサンプル&ホールド 【0019】 しんいて、本発明の実施の第二の形態を図 (以下の実施の形態でも同様とする)。本実施の形態で

実施の形態の場合と同様に、CCD9の出力信号を最通 能性もあるが、本実施の形態では、A/D変換用のサン クはCCD9からの出力信号のタイミングに依存する なタイミングでサンブリングしてホールドすることかで と、後段の画像処理系とのタイミングにずれを生ずる可 きる。一方、A/D変換部16のサンプリング用クロッ 【0020】よって、本実施の形態によれば、前述した

> L回路23を扱け、このPLL回路23によりクロック 21と衛圧制御発掘回路(VCO)22とを備えたPL 存結式表點(PD)20とローバスフィルタ(LPF) て説明する。本実施の形態では、検波部17の出力側に ミングはシステム全体に同期させることができる。 いて生成しているので、A/D奴殻のサンプリングタイ プリングクロックはタイミングジェネレータ部 1 4 にお 【0021】本発明の実施の第三の形態を図6に基づい

振回路22に入力され、狙いとする位相及び周波数の信 を平滑化する。平滑化された差信号電圧は、電圧制御発 号処理用クロックを生成する。 し、両信号の位相差に応じた差信号電圧を出力する。ロ **- バスフィルタ 2 1 は位相比較器 2 0 からの差暦号電圧** 【0022】本実施の形態のように、CCD9の出力信

時間を長くとることも可能となる。 ためり(位相比敷器20を立ち下がりエッジで比較する より、同期を正確にとれる上に、出力信号中のリセット **号に対する同期を、PLL回路23を用いてとることに** 韓成とすればよい)、 サンプル&ホールド用のサンプル ノイズの立ち下がるタイミングで同期をとることも可能

成することが回館となり、よって、イメージセンサが応 適正なサンプル&ホールド用クロックやA/D変換用の よりイメージセンサの出力信号のタイミングを接近する **号処理を的確に行えるように構成できる。** サンプリングクロックといった信号処理用クロックを生 よろにしたのか、イメージセンサの出力信号に同期した 号に対するサンプル&ホールド部やA/D変換部での簡 **虫駆動されても、イメージセンサから出力される出力信** 【発明の効果】請求項 1 記載の発明によれば、検波部に

クロック)と臨圧制御発振回路22の出力信号とを比較 は、検波部17の出力(CCD9の出力信号に同期した 生成部が構成されている。ここに、位相比較器20で

ロックといった信号処理用クロックをクロック生成部か **信号処理用クロックを生成してサンブル&ホールド部及** らサンプル&ホールド部やA/D変換部に与えることが &ホールド用クロックやA/D 変換用のサンプリングク のた、イメーシカンサダ威楽感動されたも、イメーシカ びA/D変換部に出力するクロック生成部を備えている 数の発明の画像説取装置に加えて、検波部により検波さ

5.スイメージセンサの出力信辱のタイ ミングに回想した 【0024】緯水頃2記載の発明によれば、緯水頃1記 ンサから出力される出力信号に同期した適正なサンプル

でき、よって、信号処理を的確に行わせることができ

時期平9-139819

た適正なサンプル&ホールド用クロックなる信号処理用 等、システム全体に同期させることができる。 によるA/D変換部での信号処理は、後段の画像処理系 的確に行うことができ、さらに、A/D変換用クロック 与えることができ、よって、サンプル&ホールド処理を ても、イメージセンサから出力される出力信号に同期し 成部を備えているので、イメージセンサが高速駆動され を生成してサンプル&ホールド部に出力するクロック生 サンプル&ホールド用クロックなる信号処理用クロック **たスイメージャンサの出力信号のタイ ミングに同想した** クロックをクロック生成部からサンプル&ホールド部に 戦の発明の画像読取装置に加えて、検波部により検波さ 【0025】 緯水頂 3記載の発明によれば、緯水頃 1点

用クロックとの同期をPLL回路により正確にとること は3記載の画像説取装置において、クロック生成部をP 出力信号とサンプル&ホールド用クロック等の信号処理 **LL回路を合ろた森成したのか、 イメージセンサからの** 【0026】請求項4記数の発明によれば、請求項2又

【図面の簡単な説明】

【図1】本焼明の実施の第一の形態を示すプロック図で

【図2】検波部に対する入力信号を示す波形図である。 【図4】各部の動作波形を示すタイムチャートである。 【図3】検波部の構成例を示すブロック図である。

【図5】本発明の実施の第二の形態を示すプロック図で

쓩 【図6】本発明の実施の第三の形態を示すプロック図で

【図7】一般的な画像読取装置の構成を示す概略正面図

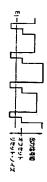
【図9】一部の動作波形を示すプロック図である。 【図8】従来例を示すプロック図である。

【符号の説明】 **ムメージセンセ**

サンプル&ホールド部 A/D変換部

被披部

PLL回路 クロック生成部



3

3

